

Metodología para el Diseño de Interfaces de Usuario para Sistemas con FPGA

Juárez Buenrostro Ángel, Vázquez Guerrero Mónica, Aceves Fernández Marco Antonio, Ramos Arreguín Carlos Alberto y Ramos Arreguín Juan Manuel

Universidad Autónoma de Querétaro, Facultad de Informática

Recibido: 7 / Marzo / 2012. Aceptado: 15 / Mayo / 2012. Publicado: 1 / Octubre / 2012.

Resumen.

Este trabajo presenta una propuesta de método para el desarrollo de interfaces para sistemas de desarrollo con FPGA's. Se parte de las necesidades que se tienen al trabajar con los sistemas de desarrollo y sus limitaciones para interactuar con hardware externo. Se realiza un análisis de las características eléctricas de las tecnologías CMOS y TTL, para establecer valores de resistencias de protección y las suficientes para evitar daños al sistema de desarrollo. Finalmente, se presentan dos casos de desarrollo de hardware, mediante el cual se pudo comprobar el buen funcionamiento del hardware diseñado. Con este trabajo, un estudiante puede desarrollar el hardware que requiera, de una manera más sencilla y confiable, logrando obtener un mayor provecho a los sistemas de desarrollo con FPGA e incluso para desarrollar su propio sistema de desarrollo basado en FPGA.

Palabras clave: FPGA, sistema de desarrollo, interfaz, sistema de desarrollo.

1. Introducción.

Los sistemas digitales tienen una gran importancia en el desarrollo tecnológico de hoy día, donde los dispositivos reprogramables han cobrado una importancia mayor, al permitir desarrollar e implementar sistemas digitales en un muy poco tiempo. Este tipo de sistemas digitales son, entre otros, microprocesadores, microcontroladores, DSP, sistemas embebidos, sistemas móviles, etc.

Una de las herramientas importantes en el desarrollo de sistemas digitales, son las tarjetas (kits) de desarrollo. Sin embargo, generalmente estos dispositivos no cuentan con interfaces de potencia para el control de motores, y en ocasiones no tenemos la cantidad suficiente de interruptores o de leds, por lo que en ocasiones es necesario que el usuario diseñe interfaces para diseñar un sistema digital específico.

Cada una de las tarjetas de desarrollo con FPGA o CPLD, tienen características diferentes, dependiendo del fabricante de cada tarjeta. Por lo anterior, podemos encontrar tarjetas que tienen interfaces de usuario como exhibidores de 7 segmentos (Displays), interruptores deslizables, botones de presión (push-boton), en algunos casos incluye el manejo de pantallas de cristal líquido (LCD). Algunas tarjetas manejan puertos con conectores no comunes, que difícilmente se consiguen en

México. Cuando la tarjeta de desarrollo que se está utilizando para un diseño digital, no cuenta con alguna interfaz de usuario, es necesario comprar una que tenga la interfaz requerida, o bien, diseñar la interfaz para utilizarla con la tarjeta de desarrollo. Se entiende por interfaz de propósito especial aquel circuito que realiza una tarea específica de acuerdo con un estándar o protocolo de comunicación previamente establecido [1].

Los dispositivos reprogramables son fabricados utilizando tecnología CMOS, por lo tanto, los puertos de entrada/salida (E/S o I/O) manejan corrientes muy bajas (mA) y voltajes de 3.3V y/o 5V.

La tabla 1 muestra un resumen de algunas tarjetas de desarrollo con FPGA, así como las principales características de cada una [2][3][4][5].

Este trabajo se enfoca en presentar una manera de diseñar una interfaz para un sistema basado en FPGA, considerando la corriente del puerto, el voltaje que maneja el dispositivo, y el hardware que se vaya a manejar. Como casos de ejemplo, se presenta la interfaz para un puente H, el cual es utilizado para controlar un motor de corriente continua, y una interfaz para utilizar un teclado matricial de 4x4.

Las interfaces mencionadas son parte del desarrollo de interfaces que se está desarrollando, enfocado a implementar soluciones para problemas de control de sistemas mecatrónicos, así como para aplicaciones de sistemas embebidos.

Tabla 1. Comparativo de tarjetas de desarrollo con FPGA.

Característica	Nexys2 Spartan 3E	A3PE 1500–PQ208 Actel	Arria II GX Altera	Spartacus XC3S200-4VQ100
Compu-ertas	500K	1,500 K	124,100 ¹ 49,640 ²	200 K
RAM ³	16 MB	270 Kb	2 MB	32 KB
Reloj	50 MHz	231 MHz	50 a 155.52 MHz	25MHz
LED'S	8	8	4	---
Flash ³	16 MB	1024 bit	64 MB	2 Mb
Exhibi-dores ⁴	4	---	---	---
LCD	---	1	1	---
Botones ⁵	4	---	2	2
Interrup-tores	8	4	4	---
Progra-mación	USB2	JTAG	USB2	921 Kbps USB
Voltaje	3.3	1.5 – 3.3	14 – 20	2.5 – 3.3

¹ Elementos lógicos (LEs)

² Módulos lógicos adaptivos (ALMs)

³ B equivale a Byte y b equivale a bit

⁴ De 7 segmentos

⁵ Botones de usuario de presión (Push-Button)

Como se puede observar en la tabla 1, cada tarjeta de desarrollo tiene diferentes características así como interfaces de usuario visuales con led, exhibidores o pantallas LCD. Sin embargo, no todas tienen exhibidores o led's o pantalla LCD, y ninguna cuenta con interfaces de potencia ni convertidor analógico/digital ni convertidor digital/analógico, en el caso de las mostradas en pantalla. Debido al costo que tienen las tarjetas, es complicado pensar en estar comprando tarjetas cada que tenga

necesidades diferentes. Ante esto, surge la necesidad de desarrollar las interfaces para la tarjeta específica que se está utilizando por el diseñador.

Además del FPGA existen otros dispositivos lógicos programables con los cuales podemos trabajar este tipo de proyectos como son las **GAL (GenericArrayLogic)** que no es más que un PL en conjunto con una matriz AND reprogramable, una matriz OR fija y una lógica de salida programable mediante una macrocelda. Por medio de esta estructura es posible implementar cualquier función lógica. La tabla 2 muestra las especificaciones más importantes de algunos de estos dispositivos.

Tabla 2. Comparativo de dispositivos lógicos programables GAL.

Símbolo	Parámetro	GAL16LV8D	GAL16V8	GAL16VP8	GAL18V10	GAL20LV8	GAL22V10	GAL6001
VIL	Voltaje de entrada en bajo	Min:Vss-0.3V Max:0.8	Min:Vss-0.5V Max:0.8	Min:Vss-0.5V Max:0.8	Min:Vss-0.5V Max:0.8	Min:Vss-0.3V Max:0.8	Min:Vss-0.5V Max:0.8	Min:Vss-0.5V Max:0.8
VIH	Voltaje de entrada en alto	Min:2.0V Max:5.25V	Min:2.0V Max:Vcc+1V	Min:2.0V Max:Vcc+1	Min:2.0V Max:Vcc+1V	Min:2.0V Max:5.25V	Min:2.0V Max:Vcc+1V	Min:2.0V Max:Vcc+1V
VOL	Voltaje de salida en bajo	Max:0.4V	Max:0.5V	Max:0.5V	Max:0.5V	Max:0.4V	Max:0.4V	Max:0.5V
VOH	Voltaje de salida en alto	Min:2.4V	Min:2.4V	Min:2.4V	Min:2.4V	Min:2.4V	Min:2.4V	Min:2.4V
IOL	Corriente de salida en bajo	Max:8mA	Max:16mA	Max:64mA	Max:16mA	Max:8mA	Max:16mA	Max:16mA
IOH	Corriente de salida en alto	Max:-8mA	Max:-3.2mA	Max:-32mA	Max:-3.2mA	Max:-8mA	Max:-3.2mA	Max:-3.2mA
IOS ²	Corriente de salida en conrto circuito	Vcc=3.3V Vout=0.5V Min:-15mA Max:-80mA	Vcc=5V Vout=0.5V Min:-30mA Max:-150mA	Vcc=5V Vout=0.5V Min:-60mA Max:-400mA	Vcc=5V Vout=0.5V Min:-30mA Max:-130mA	Vcc=3.3V Vout=0.5V Min:-15mA Max:-80mA	Vcc=5V Vout=0.5V Min:-30mA Max:-130mA	Vcc=5V Vout=0.5V Min:-30mA Max:-130mA

A continuación, se muestran las características eléctricas que se deben tomar en cuenta para diseñar las interfaces necesarias.

2. Consideraciones Técnicas

Las principales consideraciones a tener en cuenta son los intervalos de voltaje de salida y de entrada en cada terminal de los puertos de E/S, así como las corrientes máximas y mínimas permitidas para cada nivel lógico. En interfaces donde se utilicen frecuencias por encima de los 10 MHz, se tiene que diseñar la placa de circuito impreso tomando en cuenta diversas reglas de alta frecuencia para obtener los resultados deseados. Este trabajo se limita a interfaces de baja velocidad.

Para obtener la información necesaria de los puertos de E/S se requieren las hojas de datos de los Dispositivos Lógicos. La tabla 2 muestra intervalos de voltaje y de corriente para algunas familias de dispositivos FPGA y CPLD, tomados de las hojas de datos de los fabricantes [2][6][7].

La mayoría de dispositivos trabajan con niveles de voltaje entre 5V y 3.3V; sin embargo, el trabajo muestra ecuaciones para el diseño utilizando el voltaje de una manera general.

Tabla 3. Características eléctricas importantes de los dispositivos reprogramables.

Familia	Características eléctricas de los puertos E/S					
	Voltaje (V)					I (mA)
	V _{CC}	V _{OL} (máx)	V _{OH} (min)	V _{IL} (máx)	V _{IH} (min)	
ACT 1	5.0 3.3	0.5 0.4	3.84 2.40	0.8 0.8	5.3 3.6	10 6
SPARTAN 3E	3.3	0.4	2.40	0.8	2.0	16
ULTRA 37000	5.0 3.3	0.5 0.5	2.4 2.4	0.8 0.8	2.0 2.0	2 2

2.1 Los diodos emisores de luz (LED)

Los led emiten luz cuando son polarizados de manera directa, y existen los led de intensidad estándar y los de alta intensidad. La tabla 3 muestra las caídas de tensión y el consumo de corriente para los led de intensidad estándar, dependiendo del color del mismo, así como para los led de alta intensidad.

Tabla 4. Características eléctricas de los led

Color	Caída de tensión (V _{LED})V	Intensidad Máxima (I _{LED})mA	Intensidad Media (I _{LED})mA
Rojo	1.6	20	5-10
Verde	2.4	20	5-10
Amarillo	2.4	20	5-10
Naranja	1.7	20	5-10

La ecuación para calcular la resistencia a utilizar, dependiendo del tipo de led y del voltaje V que alimenta el arreglo de la figura 1, se presenta en la ecuación (1).

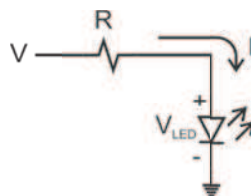


Figura 1. Arreglo Resistencia-LED.

$$R = \frac{(V - V_{LED})}{I} \quad (1)$$

Donde:

- R = Resistencia
- V = Tensión de Alimentación
- V_{LED} = Tensión típica del LED
- I = Corriente que pasa por el LED

Es importante no exceder la corriente especificada en la tabla 3, pues el tiempo de vida del diodo se ve reducida drásticamente, y se puede quemar en cualquier momento.

Dentro de los led se incluyen los exhibidores, especialmente los de 7 y 16 segmentos, los cuales son arreglos de led y tienen la función de mostrar una información determinada, y tienen una distribución física similar a la que se muestra en la figura 2. Sin embargo, también tenemos otros tipos de exhibidores, como los de plasma y de cristal líquido. En la tabla 5 se muestran las características eléctricas de los exhibidores y algunos led.

Tabla 5. Características de los displays

Características	LED	Alvacío	Plasma	Cristal líquido	Incandescentes
Brillo	Bueno a excelente	Bueno	Bueno a excelente	No disponible	Cualquiera
Colores	Rojo, naranja, amarillo	Rojo, amarillo, verde y azul	naranja	Iluminación externa	Cualquiera
Tipo de caracteres	7 – 16 seg. Matriz de puntos	7 – 16 seg. Matriz de puntos	7 – 16 seg. Matriz de puntos	7 – 16 seg. Matriz de puntos	7 – 16 seg.
Temperatura	-40° a 85°	0° a 55°	0° a 55°	-20° a 60°	-40° a 85°
Voltaje	1.6v a 5v	10 a 35 (Vcd)	125 a 180 (Vcd)	3 a 20 (Vcd)	3 a 5 (Vcd)
Potencia/digito	10 a 250 mW	20 a 250 mW	175 a 750 mW	10 a 250 mW	100 a 700 mW
Tiempo de respuesta	50 a 500 nSeg.	1 a 10 µSeg.	15 a 500 µSeg.	50 a 200 mSeg.	10 mSeg.
Tiempo de vida	100 000 hr.	50 000 hr.	50 000 hr.	50 000 hr.	1000 a 20 000 h

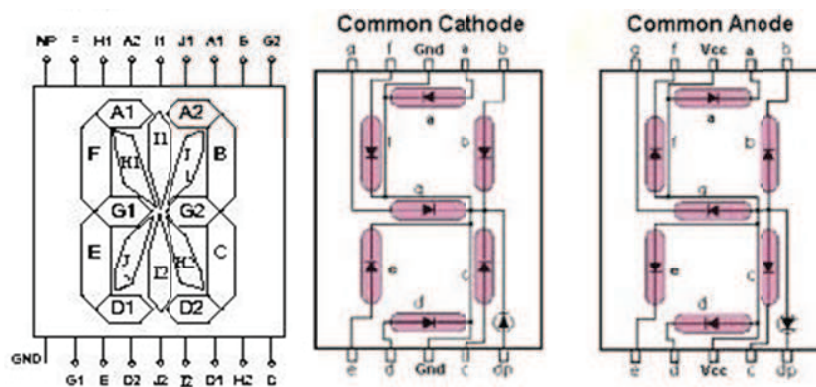


Figura 2. Exhibidores de uso Frecuente.

2.2 Optoacopladores.

En este caso, se pone de ejemplo el componente TLP621-4, que contiene 4 pares de emisor infrarrojo con su receptor, en el mismo encapsulado. La figura 3 muestra un esquema de este componente, el cual tiene como terminal de entrada de voltaje al led las terminales 1, 3, 5 y 7; así

como sus respectivas terminales a Tierra: 2, 4, 6, 8. En las terminales 10, 12, 14 y 16 encontramos las entradas de voltaje del fototransistor con sus respectivas salidas las cuales son las terminales 9, 11, 13, 15.

Si deseamos conectar alguna terminal de salida de un dispositivo programable como FPGA, CPLD o GAL, es muy importante tomar en cuenta la corriente que el led requiere para que el transistor se pueda saturar, y la corriente que el dispositivo lógico sea capaz de proporcionar.

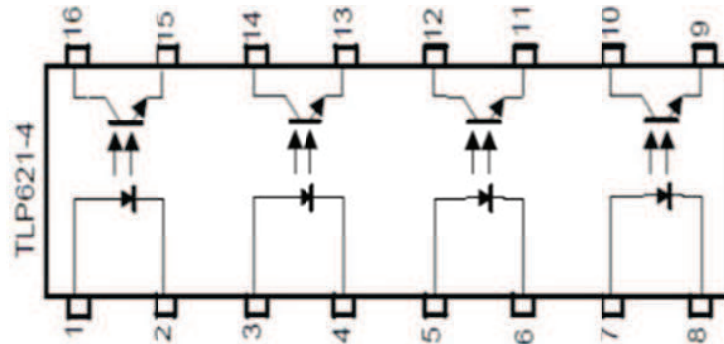


Figura 3. Componente TLP621-4

La tabla 6 muestra las características eléctricas del dispositivo para un buen funcionamiento. Es importante tomar en cuenta estas condiciones para evitar daños en el componente.

Tabla 6. Características eléctricas TLP621-4

Componente	Característica	Valor	Unidad
LED	IF	50	mA
Detector	VCEV	55	V
	VECO	7	V

Este es en el caso en que se desee agregar leds a la tarjeta de desarrollo. A continuación hablaremos de algunos componentes específicos que también son muy útiles en el diseño de las interfaces.

2.3 El circuito integrado 74LVT245.

Este es un elemento diseñado para interconectar circuitos CMOS que funcionan con 3.3Vcd, con circuitos TTL a 5 Vcd. Este dispositivo aumenta la corriente de una señal CMOS a 3.3V, para que el nivel lógico sea interpretado de manera correcta por un dispositivo TTL. De la misma manera, el 74LVT245, ajusta el nivel de voltaje de un circuito a 5V a los 3.3V necesarios para no dañar el FPGA. La tabla 5 muestra las características eléctricas de este componente.

Este incremento en la corriente, permite al dispositivo TTL reconocer un nivel lógico ALTO o BAJO, según sea el caso.

Tabla 7. Características eléctricas 74LVT245

Característica	Símbolo	Min	Max
Fuente de alimentación	V_{cc}	2.7 V	3.6 V
Voltaje de entrada.	V_i	0 V	5.5 V
Corriente de salida en nivel lógico ALTO (HIGH).	I_{OH}		-32 mA
Corriente de salida en nivel lógico BAJO (LOW).	I_{OL}		64 mA

2.4 Circuitos 74HCxx.

Es llamada High Speed CMOS family (familia CMOS de alta velocidad), de ahí que al componente se coloque la leyenda HC. Pueden operar a partir de 2 a 6V, lo que permite tener una interfaz entre dispositivos a 3.3V, con dispositivos que funcionan a 5V. La tabla 8 muestra un cuadro comparativo de características de dispositivos CMOS y TTL. Es importante poner atención en las corrientes de salida especialmente, para poder accionar actuadores externos al circuito integrado.

Se tiene que trabajar con estos circuitos de alta velocidad, debido a que los kits de tarjetas trabajan con una frecuencia rápida, para cuyo caso existen estos componentes, los cuales pueden interactuar con la velocidad de la misma.

2.5 Circuitos CMOS.

El término CMOS significa: Complementary Metal-Oxide Semiconductor. Estos circuitos son una familia utilizado para sistemas digitales especializados, y permiten trabajar en niveles de voltaje de 3.3V o menos. La tecnología CMOS es la más utilizada actualmente, y está basada en la tecnología MOS (Metal-Oxide Semiconductor). Es la familia más rápida y de menor consumo, pues tiene mejora en cuanto a la disminución de tamaño, pues se fabrican con transistores MOS, obteniendo mejor y mayor velocidad de respuesta, menos consumo de energía y mayor densidad de integración. Todo esto ha permitido la implementación de circuitos complejos, superando a los componentes de la familia TTL.

Tabla 8. Características de componentes CMOS y TTL.

Caracte-rística	Símbolo	TTL		CMOS	
		LS	ALS	MC o CD	HC
Intervalo voltaje de operación (V)	V_{cc}, V_{EE}, V_{DD}	5±5%	5±5%	3.0 a 18	2.0 a 6.0
Voltaje de entrada (V)	V_{IHmin}	2.0	2.0	3.5	3.5
	V_{ILmax}	0.8	0.8	1.5	1.0
Voltaje de salida (V)	$V_{OH min}$	2.7	2.7	$V_{DD} - 0.05$	$V_{cc} - 0.1$
	V_{OLmax}	0.5	0.5	0.05	0.1
Corriente de entrada μA	I_{INM}	20	20	±0.3	±1.0
	I_{INL}	-400	-200		
Corriente de salida (mA)	I_{OH}	-0.4	-0.4	-2.1 a 2.5V	-4.0 a -0.8
	I_{OL}	8.0	8.0	0.44 a 0.4	4.0 a 4.4
Retardo (ns)	T_d	9.0	7.0	125	8.0

La familia CMOS mantiene una misma estructura de transistores en la implementación de funciones lógicas (and, or, nor, nand, etc.), solamente que utiliza transistores tipo MOSFET en su

construcción, lo cual provoca que estos componentes requieren menos corriente en su funcionamiento, en comparación de los circuitos TTL. Las características eléctricas se pueden apreciar en la tabla 8.

3. Desarrollo de las Interfaces.

En esta sección se presenta algunos diseños como ejemplo de desarrollo con sus cálculos correspondientes. Las interfaces diseñadas se enfocan a la tarjeta Nexys 2, que se muestra en la figura 4. Las principales características de la tarjeta se mencionan en las tablas 1 y 2.

Además de las características mencionadas en la tabla 1 y 2, la tarjeta tiene las siguientes características:

- Una base para que el usuario conecte un oscilador a una frecuencia diferente de 50 MHz, que es la frecuencia base del funcionamiento del componente Spartan 3E.
- Un puerto de salida de video VGA.
- Un puerto de comunicación serial RS232.
- 4 puertos de E/S digital de 12 bit con línea de 3.3V y tierra.
- Un puerto PS-2.
- Un puerto de expansión de 43 bit.

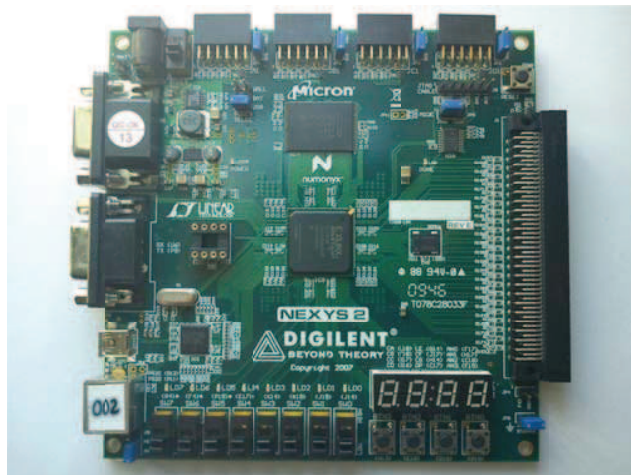


Figura 4. Tarjeta Nexys2.

A continuación, se presenta el diseño de dos interfaces, que consisten en un teclado matricial y un controlador de motores por medio de un puente H (L298n). Las interfaces permiten interactuar con la tarjeta NEXYS 2 de manera directa, con la debida protección para evitar dañar la tarjeta.

Las interfaces fueron diseñadas bajo la metodología mostrada en la figura 5. Esta metodología es importante, pues permite diseñar el circuito de una manera más sencilla para resolver el problema lo más rápido posible y tener el mejor funcionamiento.

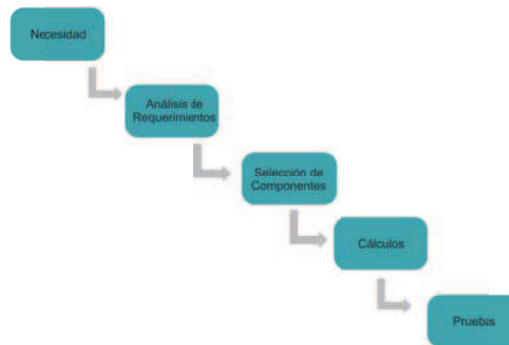


Figura 5. Metodología para el diseño de las interfaces.

3.1 Interfaz para puente H.

Nuestro objetivo fue hacer que desde la tarjeta se mandara una señal hacia la interfaz que tuviera la capacidad de controlar un motor cualquiera por medio de la señal de salida que es 3.3V, proveniente de la tarjeta. Para esto, utilizamos el siguiente material:

1. TLP621-4
2. Puente H L298n
3. Resistencias de 10 y 1 k Ω
4. Diodos 1N4001

Se diseña el circuito esquemático, mostrado en la figura 6, incluyendo en el diseño el puerto de la tarjeta NEXYS 2 donde va a ser conectada la interfaz. En este caso, debido a que la aplicación es de baja frecuencia, se prueba el diseño en plantilla de prácticas (protoboard).

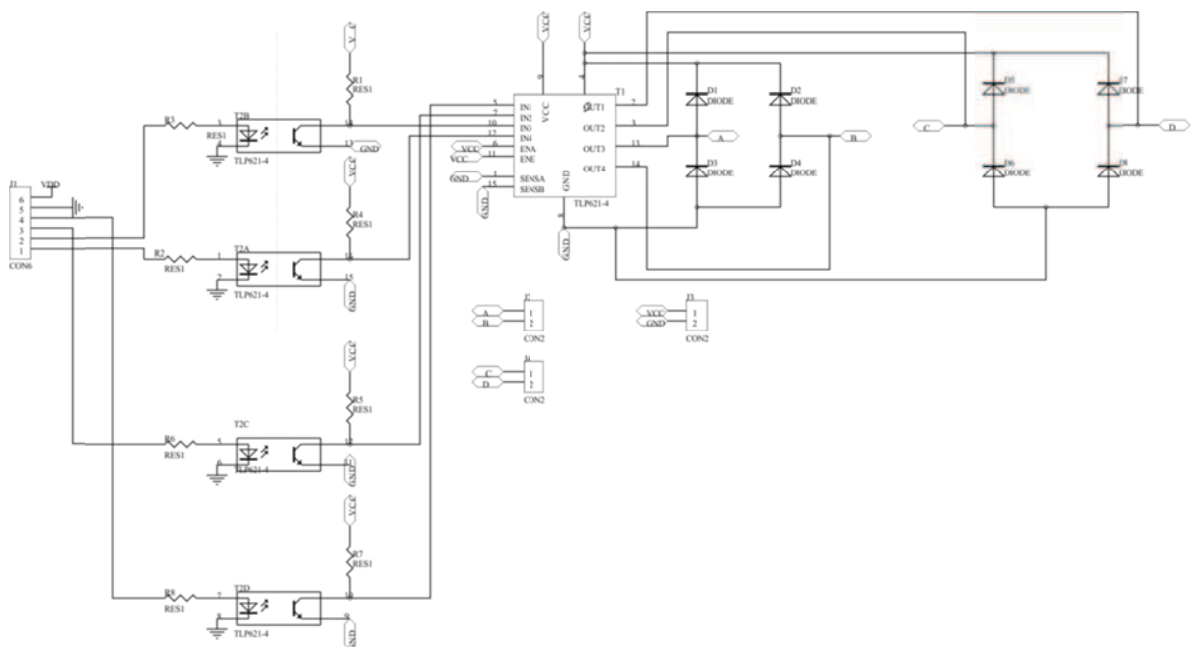


Figura 6. Diseño esquemático de Interfaz para Puente H.

Una vez comprobado que el circuito funciona de forma independiente sin necesidad de la tarjeta, pero habiéndolo probado con las condiciones de voltaje y corriente de la misma, se diseña el circuito impreso (PCB). En este punto, se debe cuidar que el diseño sea lo más compacto y organizado posible con las entradas y salidas en los extremos de la placa para poder tener acceso a la interfaz de manera cómoda y sencilla. El diseño del PCB se muestra en la figura 7.

Después de tener esto listo, tenemos lo necesario para poder realizar el circuito de manera física en placa de cobre para poder así ser utilizada con la tarjeta NEXYS2. La figura 8 muestra la tarjeta del circuito impreso para la tarjeta NEXYS 2.

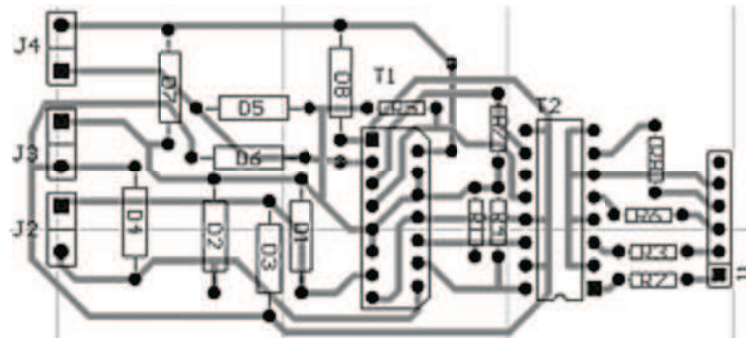


Figura7. Diseño del circuito impreso.

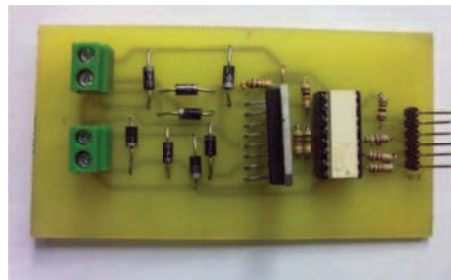


Figura8. Circuito terminado en placa.

3.2 Interfaz con teclado matricial.

La tarjeta NEXYS 2 cuenta con una interfaz para utilizar un teclado normal de computadora con conector PS2 para usuario. Sin embargo, actualmente la mayoría de teclados ya son para conexión con interfaz USB, y está quedando obsoleto la interfaz PS2. Además, en ciertas aplicaciones solamente requerimos utilizar pocas teclas. Debido a lo anterior, el objetivo de esta interfaz es tener una interacción más directa con el usuario, utilizando un un teclado matricial de 16 caracteres, el cual se muestra en la figura 9.

La figura 10 muestra el diagrama esquemático del circuito diseñado. El componente utilizado es un CMOS de baja velocidad, debido a que la interacción con el teclado es a frecuencias bajas, lo que permite el funcionamiento del componente sin mayores problemas. Se utilizan resistencias de protección para casos en los que el usuario presione más de una tecla a la vez, y se pueda dañar el circuito. También se está utilizando resistencias en conexión de forzar a nivel alto (pull-up), de tal manera que, mientras no se presione alguna tecla, la entrada al circuito se garantiza en nivel alto.



Figura9. Teclado matricial hexadecimal.

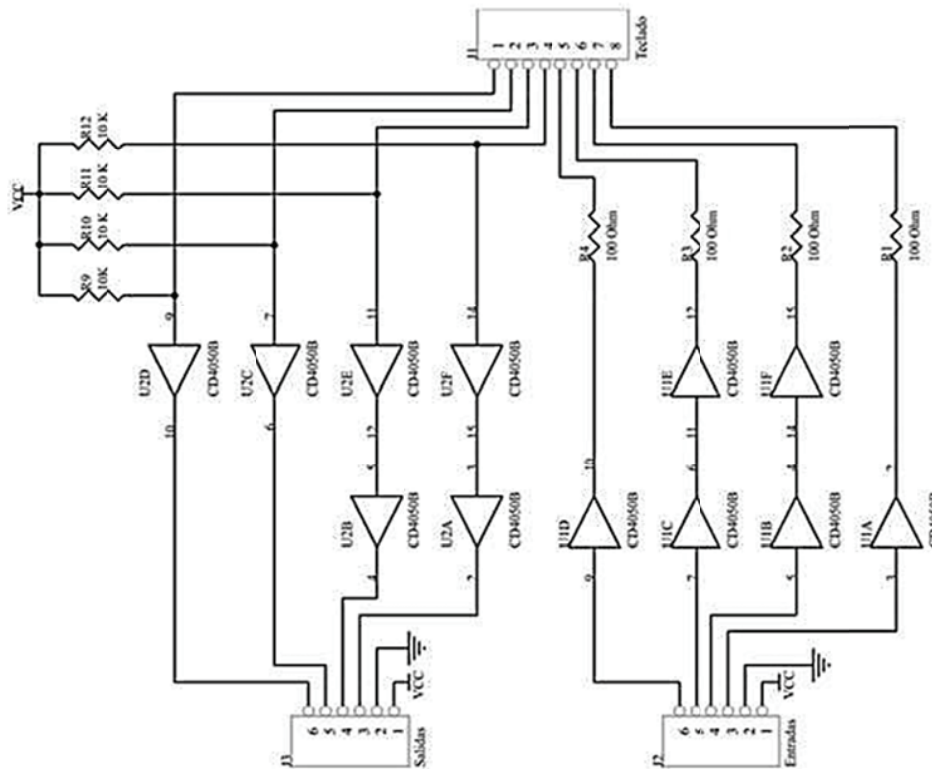


Figura 10. Diagrama esquemático del teclado matricial hexadecimal.

La figura 11 muestra el diseño del circuito impreso. En este caso, se utilizan componentes comunes, pero tratando de obtener un circuito compacto. La figura 12 muestra el circuito terminado en placa el cual se va a utilizar con el teclado matricial, funcionando así como interfaz con la Tarjeta Nexys 2.

Una vez realizado el diseño en PCB fue posible la construcción de la placa, que como puede observarse en la Figura 12, están los componentes debidamente colocados, teniendo especial cuidado en los componentes CMOS en que cada uno tuviera su base, para evitar que el calor a la hora de soldar pudiera afectarle. Una vez terminada fue posible utilizarla para conectarla a la tarjeta NEXYS2 como se muestra en la sección de resultados.

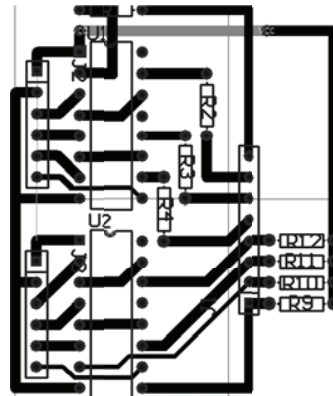


Figura 11. Circuito impreso del teclado matricial hexadecimal.

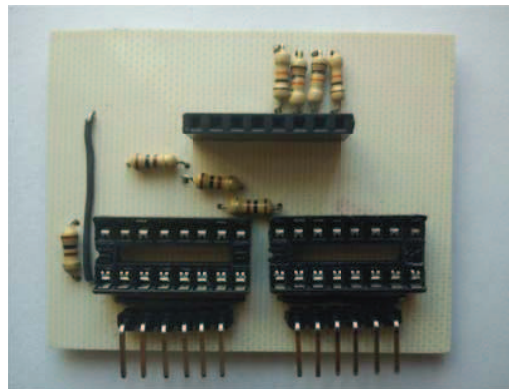


Figura 12. Circuito impreso de la interfaz del teclado.

4. Pruebas y Resultados.

Se probaron los sistemas, obteniendo como resultado el correcto funcionamiento de las interfaces. La figura 12 muestra la tarjeta NEXYS 2 con la interfaz del puente H, mientras que la figura 13 muestra la tarjeta con la interfaz del teclado.

Los niveles de corriente fueron menores a los especificados en la tabla 6, de tal manera que el sistema pudo funcionar adecuadamente.

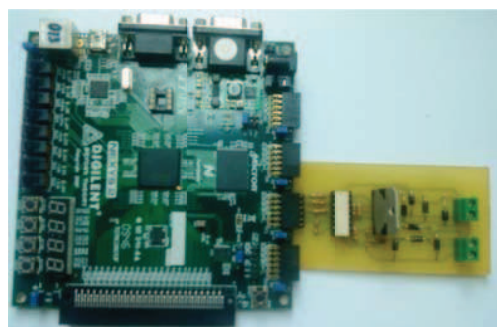


Figura 13. Interfaz del puente H y la Tarjeta Nexys2.

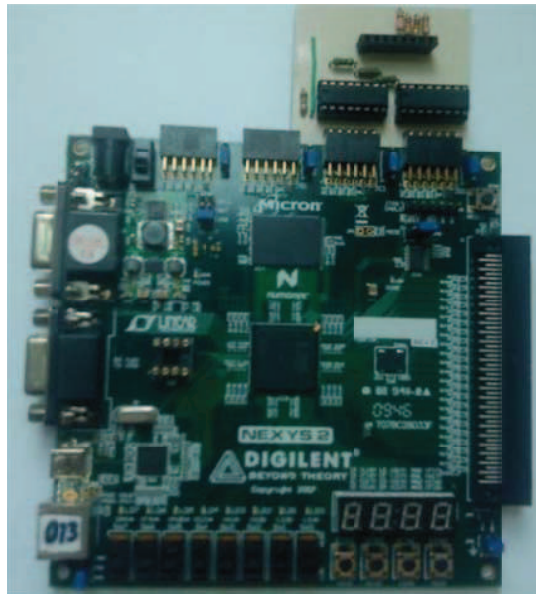


Fig. 14. Interfaz del teclado Matricial y la Tarjeta Nexys2.

5. Conclusiones.

Esta metodología permite a un alumno implementar una interfaz para cualquier tarjeta con dispositivos reprogramables, de una manera segura, considerando todas las características eléctricas.

Con las consideraciones tomadas, se logró que el consumo de corriente fuera el adecuado, sin exceder la corriente que puede proporcionar cada una de las terminales de salida.

También se pudo comprobar que es factible utilizar componentes opto-electrónicos para controlar el encendido y apagado de componentes de potencia, como motores.

Aún se va a trabajar en el desarrollo de más herramientas para las tarjetas, y se están desarrollando sistemas de alta frecuencia y baja frecuencia.

Referencias.

- [1] Romero R. *“Electrónica Digital y lógica programable”*, Universidad De Guanajuato, México, primera edición año 2007.
- [2] XILINX, *“SPARTAN-3E FPGA Family: Data Sheet”*, DS312 (v3.8), 2009.
- [3] ACTEL, *“ProASIC3E Flash Family FPGAs”*, Actel Corporation, 2010.
- [4] ALTERA, *“Arria II GX FPGA Development Board, Reference Manual”*, Altera Corporation, 2011.
- [5] FPGA Circuit, *“Spartacus Fpga Board, System Manual”*, Second Edition, 2005, V1.2
- [6] ACTEL, *“ACT™ 1 Series FPGA”*, ACTEL Corporation, 1996.
- [7] Cypress Perform, *“Ultra 37000 CPLD Family (5V and 3.3V ISR™ High Performance CPLDs)”*, San Jose California, CA 95134-1709, 2010.